|  |
| --- |
| НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ «КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ» |
| Лабораторна робота №7 |
| **З дисципліни комп’ютерна схемотехніка** |
|  |
| Виконав студент 3 курсу ФІОТ, група ІО-03 Гура Едуард |

**2012р.**

Варіант завдання

Номер залікової книжки – 0404.

N=(4+3)mod6+4=5

Розрядність слова – 56біт

Ємність FM – 41 слово

Ємність RAM – 1184 слів

Розрядність ICTR – 14 біт

Ділення другим способом, прямий код

Опис полів команди LSM

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| Операція | F4 F3 F2 F1 | X | Y | C0 | DO |
| P+Q | 0 0 0 0 | P | Q | 0 | X+Y |
| P | 0 0 0 1 | P | 0 | 0 | X+Y |
| P-Q | 0 0 1 0 | P | Q | 1 | X+Y |
| P+1 | 0 0 1 1 | P | 0 | 1 | X+Y |
| - | 0 1 0 0 | - | - | - | - |
| P-1 | 0 1 0 1 | P | -1 | 0 | X+Y |
| - | 0 1 1 0 | - | - | - | - |
| 0 | 0 1 1 1 | 0 | 0 | 0 | X+Y |
| PQ | 1 0 0 0 | P | Q | 0 | XY |
| PvQ | 1 0 0 1 | P | Q | 0 | XvY |
| PQ | 1 0 1 0 | P | Q | 0 | XY |
| PQvPQ | 1 0 1 1 | P | Q | 0 | (X+Y)mod2 |
| - | 1 1 0 0 | - | - | - | - |
| PvQ | 1 1 0 1 | P | Q | 0 | XvY |
| PQ | 1 1 1 0 | P | Q | 0 | XY |
| PvQ | 1 1 1 1 | P | Q | 0 | XvY |

Система команд CPU

За умовою нам необхідно реалізувати операції зсуву, пересилання даних між FM та RAM, ввід та вивід даних, безумовний та умовний перехід. Так як розмір найбільшої команди значно менший розміру слова, то доцільно в одне слово записувати декілька команд. Так як лічильник команд має більшу розрядність, ніж необхідно для адреси, то слово можна розбити на 2 частини по 28біт.

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| Команда | Команда | | | Операнди | Довжина |
| FA | 00 | 0110000 |  | AFM | 28 |
| AF | 00 | 0100000 |  | AFM | 28 |
| SHR | 00 | 10XXX00(перенос) |  |  | 28 |
| IN | 10 | 0010000 |  | AIO | 28 |
| OUT | 10 | 0000000 |  | AIO | 28 |
| AR | 10 | 0100000 |  | ARAM | 28 |
| RA | 10 | 0110000 |  | ARAM | 28 |
| AO | 01 | XXX(перенос) | 0XXX(операція) | AFM1 AFM2 | 28 |
| LO | 01 | 000 | 1XXX(операція) | AFM1 AFM2 | 28 |
| JMP | 10 | 1000000 |  | ARAM | 28 |
| JXX | 11 | 11XXX00(ознака пеереходу) |  | ARAM | 28 |

Перенос:

111 – 1

001 – C0

010 – SI

011 – Q0

100 – 0

За умовою RAM одноканальне – адреса та дані подаються по одній шині, але в різних тактах. Тобто нам необхідно використати сигнал зчитування та 2 сигнали запису. FM має дві двонаправлені шини. Тобто він потребує задання 2 адрес та сигналів запису або зчитування. В результаті виходить, що всі операції зчитування та запису синхронізуються. Розмір адреси для RAM – 11біт, для FM – 6біт.

Так як в командах наявне тільки 1 звернення до пам’яті або зовнішніх пристроїв, то всі операції можна реалізувати за 2 такти.

Так як в регістрі команд знаходиться дві команди, то необхідно додати схему зсуву вліво на 28 розрядів після нього. За розміщення команди в слові відповідатиме молодший розряд ICTR(при записі нової адреси в нього записується 0), а за його наявність - другий. Тоді при відсутності команди в регістрі команд виконається операція вибірки наступного слова з пам’яті, яка займе 2 такта – запис адреси в RAM та зчитування самої команди.

Загальна схема COP



Для виконання всіх команд, крім арифметичних та пересилання в акумулятор, дані в акумуляторі повинні зберігатися. Для цього використаємо операцію AU P(0001), подавши на вхід дані з акумулятора, а для пересилання спочатку очистимо акумулятор(операція 0111), а потім додамо до нього дані, які хочемо переслати.

Формування сигналів С0-С23 при виконанні операцій



C16 подається, якщо А0 = 1.

Формування операції в LSM:

Формування переносу:

Формування сигналу зсуву

Зчитування з акумулятора

Вибір джерела другого операнду

Сигнал запису в FM

Сигнал зчитування з FM

Сигнал запису адреси RAM

Сигнал запису даних RAM

Сигнал зчитування даних з RAM

Сигнал запису ознак

Сигнал запису в регістр команд

Сигнал зсуву регістр команд

Сигнали операцій в ICTR

Вибір джерела адреси

Підключення виходу акумулятора до шини RAM

Швидкодія:

швидкодія CPU(1такт):

t=2\*tAU+tRAM+3\*tFM+tICTR+tIRG+tCOP=2\*37+8+5\*3+15+1=113нс

Час виконання команди – 226нс або 452нс(якщо зчитується команда).

Складність схеми:

Загальна складність CPU без COP – 70585

Складність COP – 28 ПЛМ